# 8ビット、50 MSPS/80 MSPS/100 MSPS A/Dコンバータ

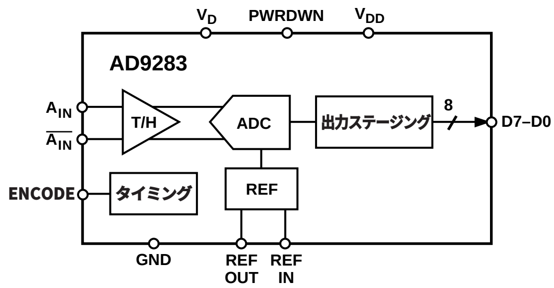
ANALOG DEVICES

# AD9283

## 特長
8ビット、50、80、100 MSPS ADC
低消費電力：100 MSPSで90 mW
チップにリファレンスとトラック/ホールドを内蔵
475 MHzのアナログ帯域幅
100 MSPSでSNR＝46.5 dB @41 MHz
1 Vp-pのアナログ入力範囲
＋3.0 V単電源動作（2.7 V～3.6 V）
パワーダウン・モード：4.2 mW

## アプリケーション
バッテリ駆動機器
ハンドヘルド・スコープメータ
低コストのデジタル・オシロスコープ

機能ブロック図




## 概要
AD9283はチップ内部にトラック・ホールド回路をもつ8ビットのモノリシック・サンプリングA/Dコンバータで、低コスト、低消費電力、小型、使いやすいなどの特徴を備えています。この製品は100 MSPSの変換レートで動作し、全動作範囲にわたって卓越したダイナミック性能を発揮します。

このA/Dコンバータは3.0 V（2.7 V～3.6 V）単電源とエンコード・クロックだけで、全性能動作を実行します。多くのアプリケーションで外部リファレンスやドライバ部品は必要ありません。デジタル出力はTTL/CMOSコンパチブルで、個別の出力用電源ピンにより3.3 Vまたは2.5 Vロジックへのインターフェースをサポートしています。

エンコーダ入力はTTL/CMOSコンパチブルです。パワーダウン機能により、全消費電力を4.2 mWに低減できます。パワーダウン・モードでは、デジタル出力がハイ・インピーダンス状態にドライブされます。

AD9283は先進のCMOSプロセスで製造されており、20ピン表面実装プラスチック・パッケージ（SSOP）で供給され、産業用温度範囲（－40℃～＋85℃）で仕様が規定されています。



REV.0

アナログ・デバイセズ株式会社
本　　社／東京都港区海岸１－１６－１　電話03（5402）8200　〒105－6891
ニューピア竹芝サウスタワービル
大阪営業所／大阪市淀川区宮原３－５－３６　電話06（6350）6868㈹　〒532－0003
新大阪第２森ビル

# AD9283—仕様

（特に指定のない限り、$V_{DD}$＝3.0 V、$V_D$＝3.0 V；シングルエンド入力；外部リファレンス）

| パラメータ | 温度 | テスト・レベル | AD9283BRS-100 最小 | 標準 | 最大 | AD9283BRS-80 最小 | 標準 | 最大 | AD9283BRS-50 最小 | 標準 | 最大 | 単位 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 分解能 | | | | 8 | | | 8 | | | 8 | | ビット |
| DC精度 | | | | | | | | | | | | |
| 微分非直線性 | ＋25℃ | I | | ±0.5 | ±1.25 | | ±0.5 | ＋1.25 | | ±0.5 | ＋1.25 | LSB |
| | 全範囲 | VI | | | ＋1.50 | | | ＋1.50 | | | ＋1.50 | LSB |
| 積分非直線性 | ＋25℃ | I | −1.25 | ±0.75 | ＋1.25 | −1.25 | ±0.75 | ＋1.25 | −1.25 | ±0.75 | ＋1.25 | LSB |
| | 全範囲 | VI | | | ＋2.25 | | | ＋1.50 | | | ＋1.50 | LSB |
| ミッシング・コードなし | 全範囲 | VI | | 保証 | | | 保証 | | | 保証 | | |
| ゲイン誤差[1] | ＋25℃ | I | −6 | ±2.5 | ＋6 | −6 | ±2.5 | ＋6 | −6 | ±2.5 | ＋6 | %FS |
| | 全範囲 | VI | −8 | | ＋8 | −8 | | ＋8 | −8 | | ＋8 | %FS |
| ゲイン温度係数[1] | 全範囲 | VI | | 80 | | | 80 | | | 80 | | ppm/℃ |
| アナログ入力 | | | | | | | | | | | | |
| 入力電圧範囲 | | | | | | | | | | | | |
| ($A_{IN}$を基準) | 全範囲 | V | | ±512 | | | ±512 | | | ±512 | | $mV_{P-P}$ |
| 同相電圧 | 全範囲 | V | | ±200 | | | ±200 | | | ±200 | | mV |
| 入力オフセット電圧 | ＋25℃ | I | −35 | ±10 | 35 | −35 | ±10 | 35 | −35 | ±10 | 35 | mV |
| | 全範囲 | VI | | ±40 | | | ±40 | | | ±40 | | mV |
| リファレンス電圧 | 全範囲 | VI | 1.2 | 1.25 | 1.3 | 1.2 | 1.25 | 1.3 | 1.2 | 1.25 | 1.3 | V |
| リファレンス温度係数 | 全範囲 | VI | | ±130 | | | ±130 | | | ±130 | | ppm/℃ |
| 入力抵抗 | ＋25℃ | I | 7 | 10 | 13 | 7 | 10 | 13 | 7 | 10 | 13 | kΩ |
| | 全範囲 | VI | 5 | | 16 | 5 | | 16 | 5 | | 16 | kΩ |
| 入力容量 | ＋25℃ | V | | 2 | | | 2 | | | 2 | | pF |
| | 全範囲 | VI | | | | | | | | | | μA |
| アナログ帯域幅、フルパワー | ＋25℃ | V | | 475 | | | 475 | | | 475 | | MHz |
| スイッチング特性 | | | | | | | | | | | | |
| 最大変換速度 | 全範囲 | VI | 100 | | | 80 | | | 50 | | | MSPS |
| 最小変換速度 | ＋25℃ | IV | | | 1 | | | 1 | | | 1 | MSPS |
| エンコード・パルス幅HI ($t_{EH}$) | ＋25℃ | IV | 4.3 | | 1000 | 5.0 | | 1000 | 8.0 | | 1000 | ns |
| エンコード・パルス幅LO ($t_{EL}$) | ＋25℃ | IV | 4.3 | | 1000 | 5.0 | | 1000 | 8.0 | | 1000 | ns |
| アパーチャ遅延 ($t_A$) | ＋25℃ | V | | 0 | | | 0 | | | 0 | | ns |
| アパーチャの不確実性（ジッター） | ＋25℃ | V | | 5 | | | 5 | | | 5 | | ps rms |
| 出力有効時間 ($t_V$)[2] | 全範囲 | VI | 2.0 | 3.0 | | 2.0 | 3.0 | | 2.0 | 3.0 | | ns |
| 出力伝播遅延 ($t_{PD}$)[2] | 全範囲 | VI | | 4.5 | 7.0 | | 4.5 | 7.0 | | 4.5 | 7.0 | ns |
| デジタル入力 | | | | | | | | | | | | |
| ロジック"1"電圧 | 全範囲 | VI | 2.0 | | | 2.0 | | | 2.0 | | | V |
| ロジック"0"電圧 | 全範囲 | VI | | | 0.8 | | | 0.8 | | 0.8 | | V |
| ロジック"1"電流 | 全範囲 | VI | | | ±1 | | | ±1 | | | ±1 | μA |
| ロジック"0"電流 | 全範囲 | VI | | | ±1 | | | ±1 | | | ±1 | μA |
| 入力容量 | ＋25℃ | V | | 2.0 | | | 2.0 | | | 2.0 | | pF |
| デジタル出力 | | | | | | | | | | | | |
| ロジック"1"電圧 | 全範囲 | VI | 2.95 | | | 2.95 | | | 2.95 | | | V |
| ロジック"0"電圧 | 全範囲 | VI | | | 0.05 | | | 0.05 | | | 0.05 | V |
| 出力コーディング | | | オフセット・バイナリ・コード | | | オフセット・バイナリ・コード | | | オフセット・バイナリ・コード | | | |
| 電源 | | | | | | | | | | | | |
| 消費電力[3,4] | 全範囲 | VI | | 90 | 120 | | 90 | 115 | | 80 | 100 | mW |
| パワーダウン時消費電力 | 全範囲 | VI | | 4.2 | 7 | | 4.2 | 7 | | 4.2 | 7 | mW |
| 電源変動除去比（PSRR） | ＋25℃ | I | | | 18 | | | 18 | | | 18 | mV/V |

| パラメータ | 温度 | テスト・レベル | AD9283BRS-100 最小 | AD9283BRS-100 標準 | AD9283BRS-100 最大 | AD9283BRS-80 最小 | AD9283BRS-80 標準 | AD9283BRS-80 最大 | AD9283BRS-50 最小 | AD9283BRS-50 標準 | AD9283BRS-50 最大 | 単位 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|
| ダイナミック特性[5] | | | | | | | | | | | | |
| 過渡応答 | +25℃ | V | | 2 | | | 2 | | | 2 | | ns |
| 過電圧回復時間 | +25℃ | V | | 2 | | | 2 | | | 2 | | ns |
| 信号対ノイズ比(SNR)(高調波なし) | | | | | | | | | | | | |
| $f_{IN}$=10.3 MHz | +25℃ | I | | 46.5 | | | 47 | | 44 | 47 | | dB |
| $f_{IN}$=27 MHz | +25℃ | I | | 46.5 | | 44 | 47 | | | 47 | | dB |
| $f_{IN}$=41 MHz | +25℃ | I | 43.5 | 46.5 | | | 47 | | | | | dB |
| $f_{IN}$=76 MHz | +25℃ | V | | 46.0 | | | | | | | | dB |
| 信号対ノイズ比(SINAD)(高調波あり) | | | | | | | | | | | | |
| $f_{IN}$=10.3 MHz | +25℃ | I | | 45 | | | 47 | | 43.5 | 46.5 | | dB |
| $f_{IN}$=27 MHz | +25℃ | I | | 45.5 | | 43.5 | 46.5 | | | 46 | | dB |
| $f_{IN}$=41 MHz | +25℃ | I | 42.5 | 45 | | | 42 | | | | | dB |
| $f_{IN}$=76 MHz | +25℃ | V | | 42.5 | | | | | | | | dB |
| 有効ビット数 | | | | | | | | | | | | |
| $f_{IN}$=10.3 MHz | +25℃ | I | | 7.3 | | | 7.5 | | | 7.6 | | ビット |
| $f_{IN}$=27 MHz | +25℃ | I | | 7.4 | | | 7.5 | | | 7.5 | | ビット |
| $f_{IN}$=41 MHz | +25℃ | I | | 7.3 | | | 7.5 | | | | | ビット |
| $f_{IN}$=76 MHz | +25℃ | V | | 6.9 | | | | | | | | ビット |
| 第2高調波歪み | | | | | | | | | | | | |
| $f_{IN}$=10.3 MHz | +25℃ | I | | 57 | | | 60 | | 55 | 60 | | dBc |
| $f_{IN}$=27 MHz | +25℃ | I | | 60 | | 55 | 60 | | | 56 | | dBc |
| $f_{IN}$=41 MHz | +25℃ | I | 50 | 58 | | | 55 | | | | | dBc |
| $f_{IN}$=76 MHz | +25℃ | V | | 46 | | | | | | | | dBc |
| 第3高調波歪み | | | | | | | | | | | | |
| $f_{IN}$=10.3 MHz | +25℃ | I | | 54.5 | | | 70 | | 55 | 70 | | dBc |
| $f_{IN}$=27 MHz | +25℃ | I | | 55 | | 55 | 62.5 | | | 60 | | dBc |
| $f_{IN}$=41 MHz | +25℃ | I | 47 | 52.5 | | | 60 | | | | | dBc |
| $f_{IN}$=76 MHz | +25℃ | V | | 53 | | | | | | | | dBc |
| 2トーン混変調歪み(IMD) | | | | | | | | | | | | |
| $f_{IN}$=10.3 MHz | +25℃ | V | | 52 | | | 52 | | | 52 | | dBc |

注

1 ゲイン誤差とゲイン温度係数はADCにのみ基づきます(固定1.25 V外部リファレンスを使用)。

2 $t_V$と$t_{PD}$はENCODE入力の1.5 Vレベルからデジタル出力振幅の50%/50%レベルの間で測定されます。テスト中のデジタル出力負荷は、10 pFのac負荷または±40 mAのdc電流を超えないことです。

3 消費電力は定格速度のエンコードクロックとdcアナログ入力で測定されます。

4 RSスタイル(SSOP)20ピン・パッケージの標準熱抵抗: $\theta_{JC}$=46℃/W、$\theta_{CA}$=80℃/W、$\theta_{JA}$=126℃/W。

5 SNR/高調波は1.024 Vフルスケール入力範囲を基準とする−0.7 dBFSのアナログ入力電圧に基づきます。

仕様は予告なく変更することがあります。

## 絶対最大定格*

$V_D$、$V_{DD}$ ………………………… +4 V

アナログ入力 ………………………… −0.5 V ~ $V_D$+0.5 V

デジタル入力 ………………………… −0.5 V ~ $V_{DD}$+0.5 V

VREF IN ………………………… −0.5 V ~ $V_D$+0.5 V

デジタル出力電流 ………………………… 20 mA

動作温度 ………………………… −55℃ ~ +125℃

動作温度 ………………………… −55℃ ~ +125℃

保管温度 ………………………… −65℃ ~ +150℃

最大接合部温度 ………………………… +175℃

最大ケース温度 ………………………… +150℃

*"絶対最大定格"に示す条件を超えると、デバイスに永久的な損傷を与える可能性があります。これは単に定格を示したもので、これらの条件あるいは動作仕様に示した値を超える条件下でデバイスが機能することを意味するものではありません。デバイスが絶対最大定格の条件に長時間さらされた場合、その信頼性が損なわれる場合があります。

### オーダー・ガイド

| モデル | 温度範囲 | パッケージ | パッケージ・オプション |
|---|---|---|---|
| AD9283BRS -50,-80,-100 | −40℃ ~ +85℃ | 20ピンSSOP | RS-20 |
| AD9283/PCB | +25℃ | 評価ボード | |

注意

ESD(静電放電)の影響を受けやすいデバイスです。4000 Vもの高圧の静電気が人体やテスト装置に容易に帯電し、検知されることなく放電されることもあります。このAD9283には当社独自のESD保護回路を備えていますが、高エネルギーの静電放電にさらされたデバイスには回復不能な損傷が残ることもあります。したがって、性能低下や機能喪失を避けるために、適切なESD予防措置をとるようお奨めします。



## テスト・レベルの説明

**テスト・レベル**

I　100%製造テストが行われます。

II　＋25℃で100%製造テストされ、規定温度でサンプリング・テストが行われます。

III サンプル・テストのみ。

IV パラメータは設計および特性評価テストで保証されています。

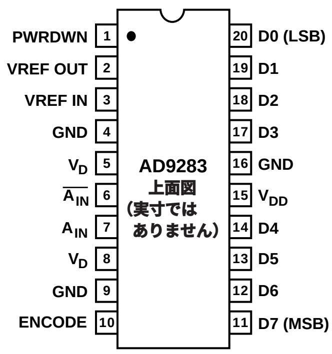
V　パラメータは標準値のみ規定されています。

VI ＋25℃で100%製造テストが行われます。産業用温度範囲については、設計および特性評価テストで保証されます。軍用デバイスについては、最小および最大温度で100%製造テストが行われます。

**テーブルI. 出力コーディング（VREF＝＋1.25V）**

| ステップ | $A_{IN} - \overline{A_{IN}}$ | デジタル出力 |
|---|---|---|
| 255 | 0.512 | 1111 1111 |
| • | • | • |
| • | • | • |
| 128 | 0.002 | 1000 0000 |
| 127 | −0.002 | 0111 1111 |
| • | • | • |
| • | • | • |
| 0 | −0.512 | 0000 0000 |

**ピン配置**




**ピン機能の説明**

| ピン番号 | 名称 | 機能 |
|---|---|---|
| 1 | PWRDWN | パワーダウン機能の選択;パワーダウン・モードではロジックHI（デジタル出力がハイ・インピーダンス状態になります）。 |
| 2 | VREF OUT | 内部リファレンス出力（＋1.25 V typ）; 0.1 μFでグラウンドにバイパスします。 |
| 3 | VREF IN | A/Dコンバータ（＋1.25 V typ）のリファレンス入力。 |
| 4、9、16 | GND | グラウンド |
| 5、8 | $V_D$ | アナログ+3 V電源 |
| 6 | $\overline{A_{IN}}$ | A/Dコンバータのアナログ入力（シングルエンド・モードで動作する場合は開放のままにし ておくことができますが、より良好な入力マッチングが得られるよう0.1 μFコン デンサと25Ω抵抗を直列にグラウンドに接続することを推奨します）。 |
| 7 | $A_{IN}$ | A/Dコンバータのアナログ入力 |
| 10 | ENCODE | A/Dコンバータのエンコード・クロック（A/DコンバータはENCODEの立ち上がりエッジでサンプリングします）。 |
| 11-14, 17-20 | D7-D4, D3-D0 | A/Dコンバータのデジタル出力。 |
| 15 | $V_{DD}$ | デジタル出力用電源。公称値＋2.5 V ～ ＋3.6 V |

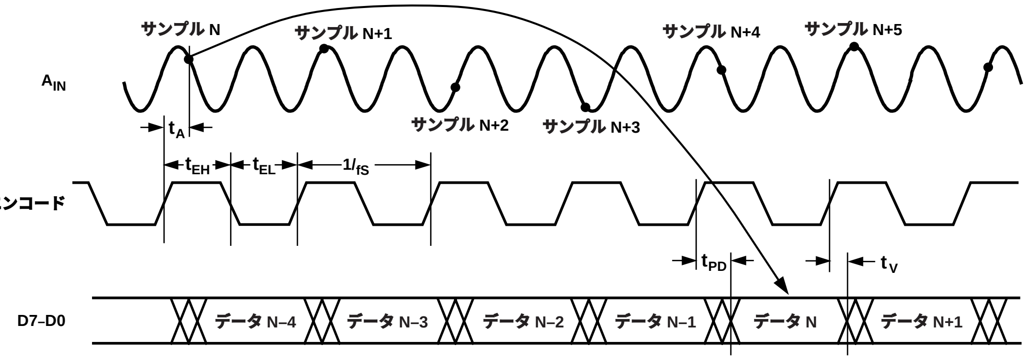



**図1.　タイミング図**

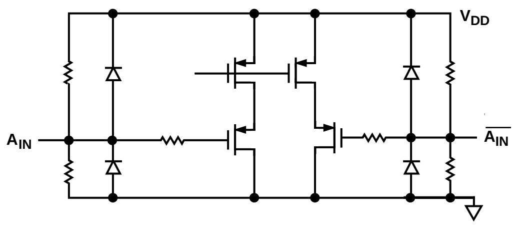



**図2.　等価アナログ入力回路**

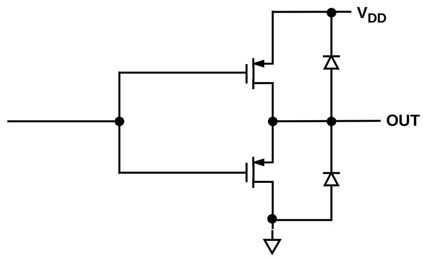



**図5.　等価デジタル出力回路**

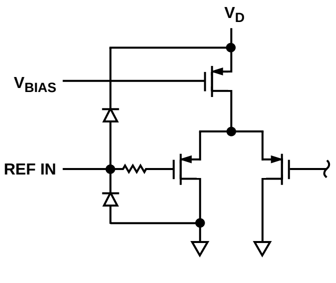



**図3.　等価リファレンス入力回路**

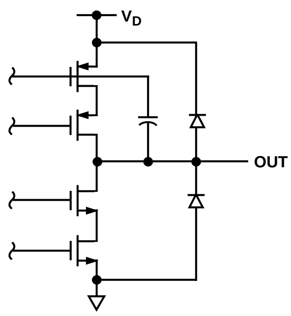



**図6.　等価リファレンス出力回路**

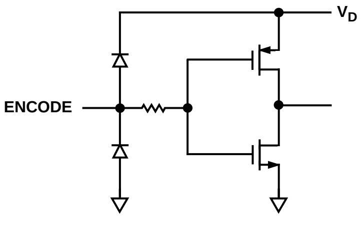



**図4.　等価エンコード入力回路**

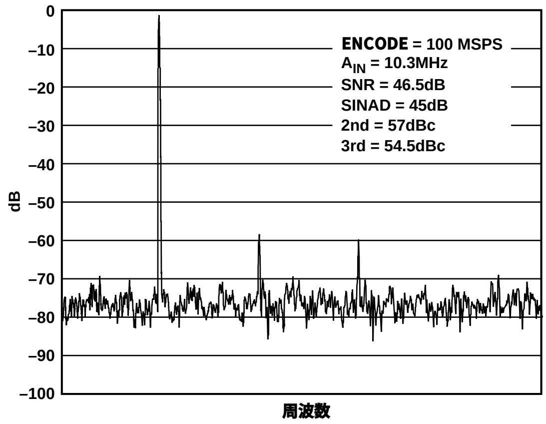



図7.　スペクトラム：$f_S$＝100 MSPS、$f_{IN}$＝10.3 MHz

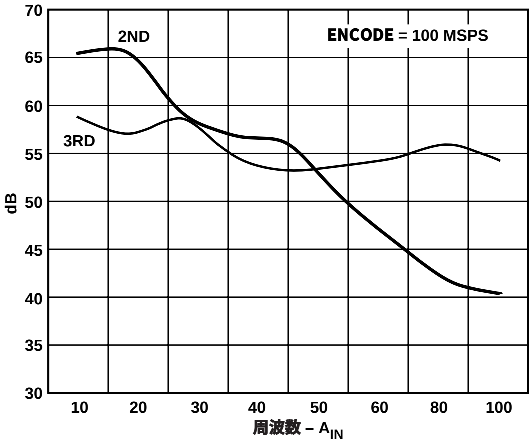



図10.　高調波歪みと$A_{IN}$周波数

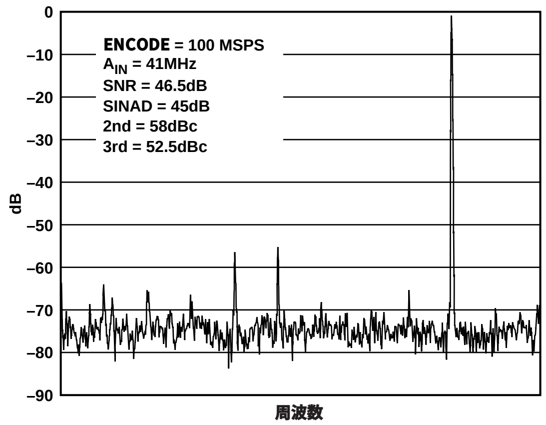



図8.　スペクトラム：$f_S$＝100 MSPS、$f_{IN}$＝40 MHz

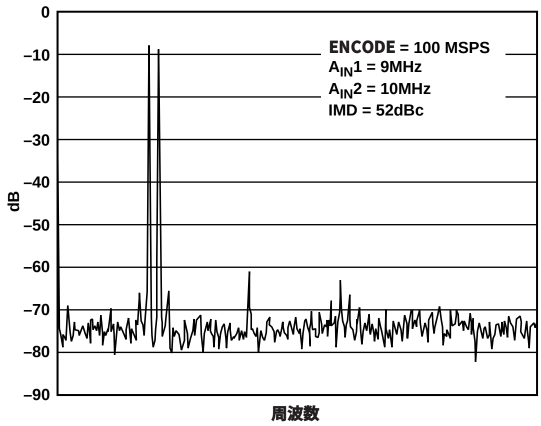



図11.　2トーン混変調歪み

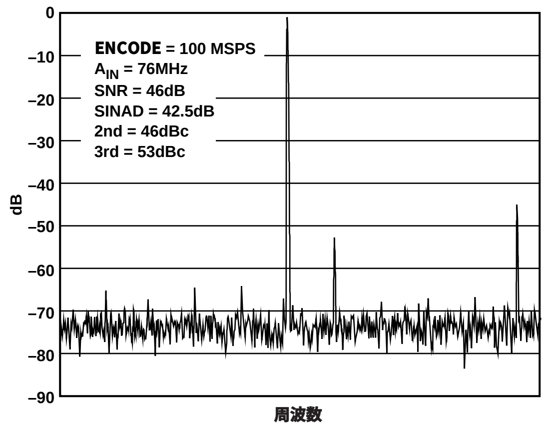



図9.　スペクトラム：$f_S$＝100 MSPS、$f_{IN}$＝76 MHz

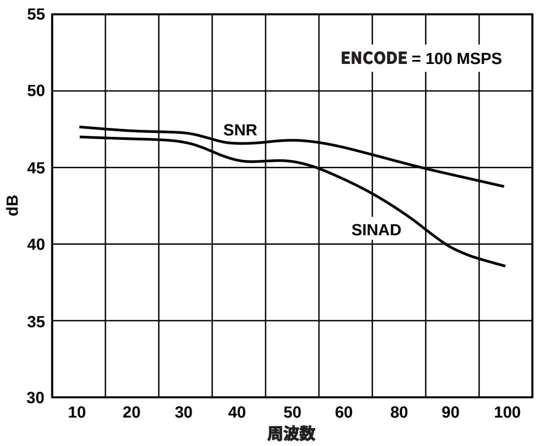



図12.　SINAD/SNRと$A_{IN}$周波数

ENCODE：ピン名称としての記述（表現）

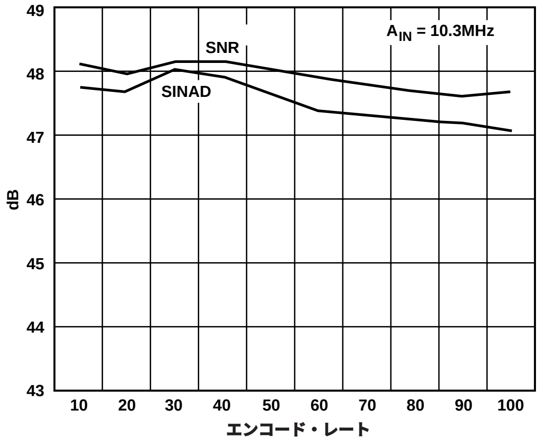



図13.　SINAD/SNRとエンコード・レート

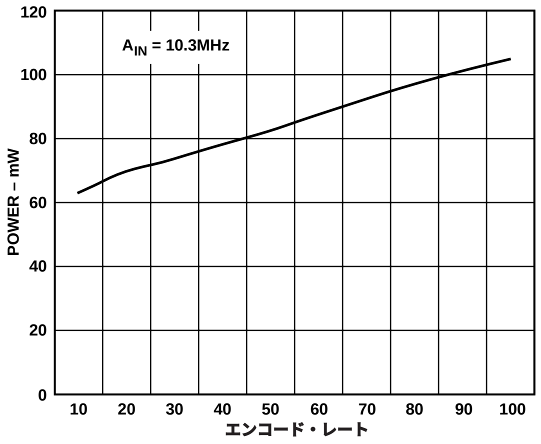



図16.　アナログ消費電力とエンコード・レート

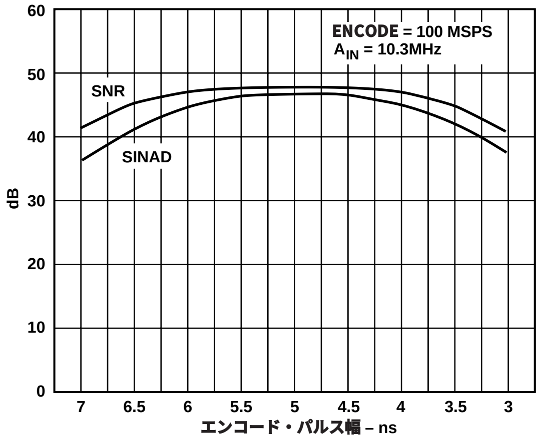



図14.　SINAD/SNRとエンコード・パルス幅HI

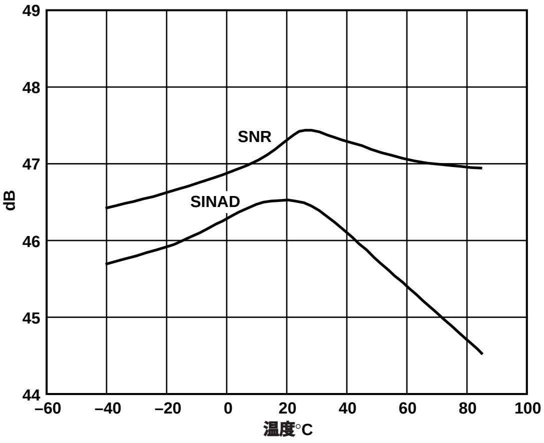



図17.　SINAD/SNRの温度特性

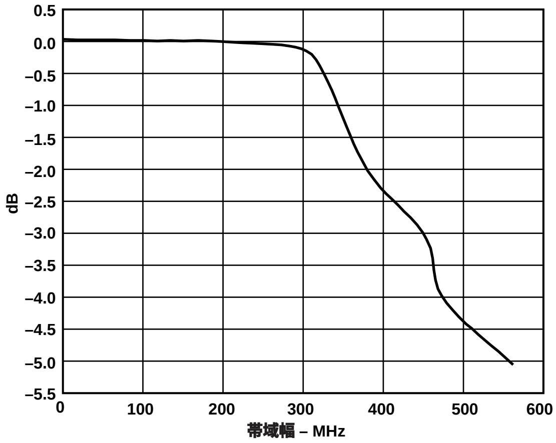



図15.　ADC周波数応答：$f_S$＝100 MSPS

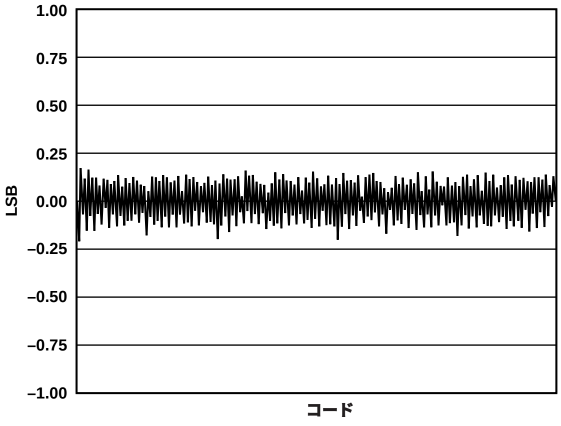



図18.　微分非直線性

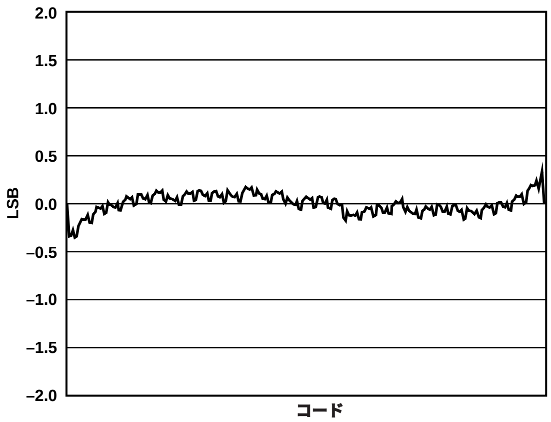



図19. 積分非直線性

## アプリケーション

### 動作原理

アナログ信号は差動またはシングルエンドでAD9283の入力に印加されます。信号はバッファされてからチップ内部のサンプル・ホールド回路に送られます。A/Dコンバータのコア・アーキテクチャは、スイッチド・キャパシタ技術を利用したビット/ステージ・パイプライン・タイプのコンバータです。ビット/ステージ・ブロックは5 MSBを決定し、FLASHコンバータをドライブして3 LSBをエンコードさせます。各5 MSBステージが十分なオーバーラップとエラー補正を行い、コンパレータ精度に関する性能の最適化を可能にします。出力ステージング・ブロックはデータを配列し、エラー補正を実行して、8個の出力バッファに送ります。AD9283はチップ内部のリファレンス（公称1.25 V）を備えており、外部から1つのエンコード・コマンドを与えることによってすべてのクロッキング信号を発生します。これにより、A/Dコンバータは簡単にインターフェースを実現し、わずかな外付け部品で動作することができます。

### ENCODE入力

ENCODE入力は完全にTTL/CMOSコンパチブルで、公称スレッショルドは1.5 Vです。チップではクロック・ラインの遅延を一致させて、鋭いクロック・ロジック遷移を維持することに注意が払われました。高速A/Dコンバータは通常ユーザーが供給するサンプリング・クロックの品質にきわめて敏感です。このA/Dコンバータは基本的にはミクサーであるサンプル・ホールド回路をチップ内部に使用しています。ENCODE上のタイミング・ジッターは信号と結合して、A/Dコンバータの高周波性能を低下させます。クロック・ソースには適切な配慮を心掛けてください。

### アナログ入力

A/Dコンバータのアナログ入力は完全差動信号であり、両方の入力は内部でバイアスされます。これによって、acまたはdc入力モードおよび差動またはシングルエンド入力モードを自由に使用することができます。入力が$0.3\times V_D$でバイアスされると性能がピークに達します。入力をdc結合するときに許容できる同相範囲については、特性表を参照してください。また、ユーザーがドライブする負荷を低減するために入力はバッファされます。最良のダイナミック性能を得るために、$A_{IN}$と$\overline{A_{IN}}$のインピーダンスを整合させてください。サンプリング・レートとアナログ入力周波数が高くなるほど、ますます整合が重要になります。公称入力範囲は1.024 V p－pです。

### デジタル出力

デジタル出力はTTL/CMOSコンパチブルです。出力バッファには別の電源から給電され、2.5 Vまたは3.3 Vロジックとのインターフェースを容易にするために出力電圧振幅の調整が可能です。パワーダウン中は出力がハイ・インピーダンス状態になります。高速ADCのデジタル出力に負荷を接続するときには注意が必要です。出力負荷が大きいとチップ内で過渡電流が生じ、コンバータの性能が低下するおそれがあります。

### 電圧リファレンス

AD9283（VREF OUT）には、安定した正確な1.25 V電圧リファレンスが組み込まれています。通常動作では、AD9283のピン2と3を連結して内部リファレンスを使用できます。AD9283に印加されるリファレンス電圧を変えて、入力範囲を調整することができます。リファレンスを±5%内に調整すると性能の低下は生じません。A/Dコンバータのフルスケール・レンジはリファレンス電圧の変化に直線的に追従します。使用するしないに関係なく、内部リファレンス（ピン2）は0.1 μFのコンデンサでグラウンドにバイパスしなければなりません。

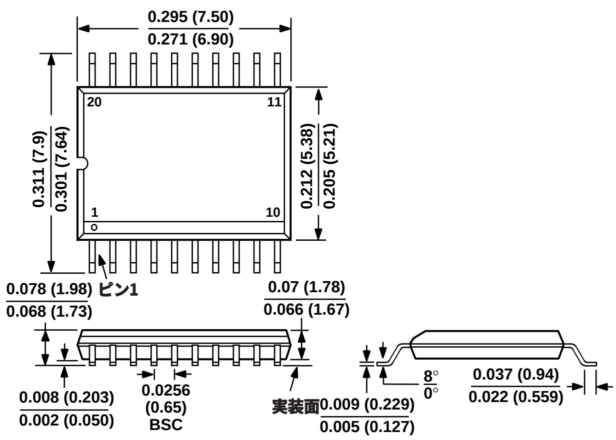
### タイミング

AD9283は4パイプライン遅延のラッチ・データ出力を提供します。エンコード・コマンドの立ち上がりエッジ後の1伝播遅延（$t_{PD}$）で、データが出力されます（図1. タイミング図を参照）。A/Dコンバータに対する最小保証変換レートは1 MSPSです。エンコード・レートがこのサンプル・レート以下になると、コンバータのダイナミック性能が低下します。

## 外形寸法

サイズはインチと（mm）で示します。

**20ピン収縮スモール・アウトライン・パッケージ（SSOP）**
**（RS－20）**




D482-2.7-5/99,1A

PRINTED IN JAPAN